平成 20 年 10 月 29 日

様式 1：HPC 特別プロジェクト報告書

プロジェクト名:プロセッサアフィニティ制御を組み込んだフレームワークによる実用大規模並列シミュレータの性能評価

代表者（所属）：小野謙二（理化学研究所）

大規模分散並列環境において，研究や設計に役立つ様々な物理現象のシミュレータ開発を効率化するため，アプリケーションミドルウェアと可視化システムを開発している．本プロジェクトでは，ミドルウェアを用いたベンチマークプログラムと並列可視化時の画像重畳性能について，T2K のマルチコア超並列環境において，FlatMPI，ノード内の NUMA アーキテクチャの OpenMP/MPI Hybrid，およびノード内のプロセッサアフィニティ制御を考慮した性能評価を実施し，大規模計算機利用技術の蓄積を図った．

i) 三次元 Poisson 方程式の求解ベンチマーク

図 1 の jacobi, sor2sma, sor2cma, f90 の各コードはループ処理とメモリアクセスパターンが異なる処理である．測定結果の性能はコンパイラ処理系で異なる性能を示す．f90 と C/C++ コードやコンパイラの違い（Hitachi, Intel）などはあるが，コンパイラのオプションやチューニングにより同様の性能まで達成可と思われる． 図には示していないが 4cores-4sockets の FlatMPI，Hybrid の性能測定結果からは，演算性能については Hybrid の効果が得られているが，通信性能の最適化の必要があることがわかった．

ii) 可視化処理における画像重畳コード

図 2 に示すように超並列時におけるネットワークトラフィックを抑制するマルチステップ重畳アルゴリズムが効果的に機能し，4096 コア時で性能が向上することを確認できた．

今回の割り当て時間の中では，想定した全てのケースについて評価はできなかったが，コンパイラ（Hitachi, Intel）や言語（Fortran90, C/C++）による言語特性の違いなどが確認できた．システム環境も含めた各環境にて最適化の余地は残るものの，ベースラインとしての性能は評価できた．T2K のプロセッサの演算性能は十分引き出せているが，通信パターンを考慮した性能の最適化が高性能化の鍵であることがわかった．

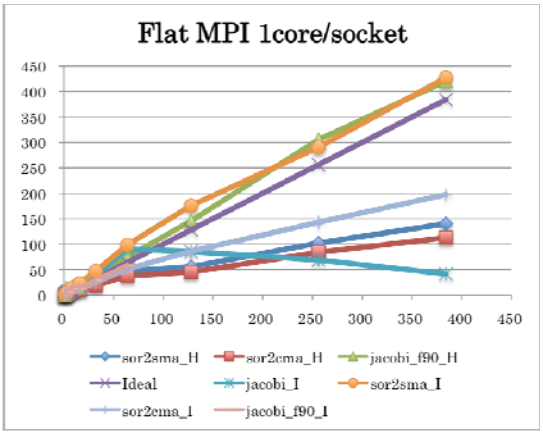

Fig.1 Poisson benchmark

(H; Hitachi, I; Intel compiler)

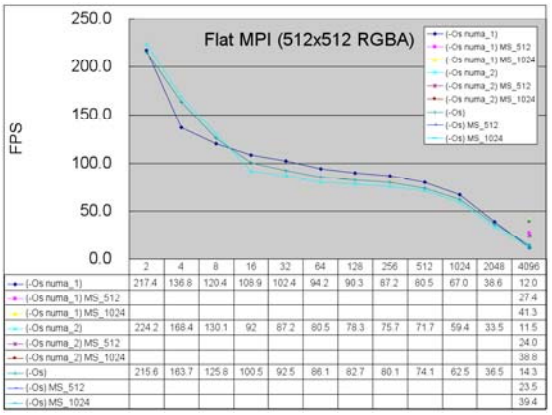

Fig. 2 Image compositing performance